НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ»

ФАКУЛЬТЕТ ПРИКЛАДНОЇ МАТЕМАТИКИ

КАФЕДРА СИСТЕМНОГО ПРОГРАМУВАННЯ ТА СПЕЦІАЛІЗОВАНИХ КОМП’ЮТЕРНИХ СИСТЕМ

**Лабораторна робота №4  
з дисципліни «Комп’ютерна електроніка»**

**Варіант 4**

Виконали  
студенти 2-го курсу  
групи КВ-41  
*Горпинич-Радуженко Іван*

*Карпусь Владислав*

*Кравчук Віктор*

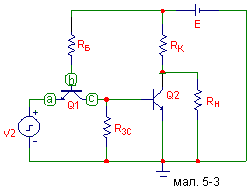
Київ – 2016

**Постановка задачі**

Дано:

|  |  |  |  |
| --- | --- | --- | --- |
|  |  |  |  |
|  |  |  | |
|  |  |  |  |

Знайти:



**Розрахунок схеми**

Нехай (транзистор Q1 у прямому включенні)

Нехай (транзистор Q1 в інверсному режимі)

Якщо , то

Розрахунок навантажувальної здатності схеми

*­­*

Таблиця розрахункових значень:

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
|  | , В | , В | , В | , мА | , мА | , мА |
|  | 4,412 | 0,615 | >0,015 | 1,44 | ≈0 | 1,27 |
|  | ≤0,1 | 1,15 | 0,6 | 1,28 | 0,23 | 10,6 |
|  | | | | | | |
|  | , мА | , мА | , мА | , мА | , мА | , мА |
|  | 1,27 | 1,44 | ≈0 | - 1,44 | ≈0 | ≈0 |
|  | ≈0 | 1,28 | - 2,56 | 1,28 | 2,32 | 10,6 |

Таблиця реальних значень:

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
|  | , В | , В | , В | , мА | , мА | , мА |
|  | 4,413 | 0,56 | 0,033 | 1,46 | 0,000012 | 1,27 |
|  | 0,051 | 1,11 | 0,59 | 1,28 | 0,22 | 10,75 |
|  | | | | | | |
|  | , мА | , мА | , мА | , мА | , мА | , мА |
|  | 1,27 | 1,47 | -0,000012 | - 1,45 | ≈0 | ≈0 |
|  | 0,000014 | 1,28 | - 2,6 | 1,3 | 2,38 | 10,74 |

**Висновки:**

1. Реальне значення при дорівнює 0.051, що відповідає умові .

2. Реальне значення відрізняється від розрахованних. Невелике зменшення можна пояснити округленням значення в більшу сторону, що призвело до зменшення струму в т. b.

3. Значення при дорівнює 0.033, що є більше, ніж необхідні 0.015, і задовольняє умову. Значення при майже співпадають.

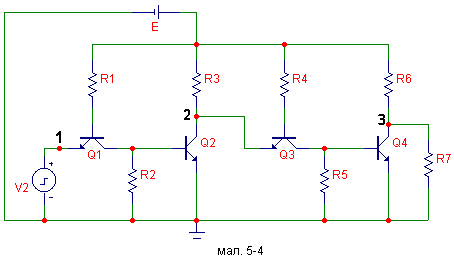
4. Розраховані та реальні значення струмів , , , не відрізняються. Невелике збільшення струму при можна пояснити округленням резистора в меншу сторону Резистор можна було би прибрати зі схеми без великих перешкод роботі схеми, оскільки керуючий транзистор майже не пропускає завади і струм розсмоктування при перемиканні проходить саме через нього.

5. Реальні значення , , майже не відрізнаються від розрахованих.

6. Реальні значення не відрізняються від розрахованих, невелике збільшення при можна пояснити невеликим збільшенням значень , і, відповідно, .

7. Реальні значення є дещо більшими, що легко пояснюється зменшенням значення резистора . при майже дорівнює значенню , проте є трохи меншим, що пояснюється наявністю деяких малих «шкідливих» струмів.

**Послідовне з’єднання двох схем**

****

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Параметри: |  |  |  |  |  |
|  | 0,015 | 4,39 | 0,051 | 0,56 | 1,117 |
|  | 4,33 | 0,054 | 4,413 | 1,119 | 0,6 |

**Висновки:**

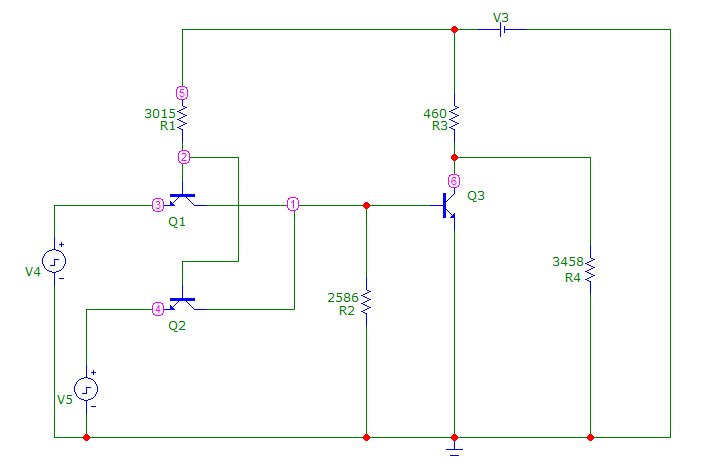
1. При підключенні послідовно ще однієї схеми ТТЛ вихідний високий рівень першої схеми є дещо меншим, що пояснюється тим, що вихідний струм іде на вхід попередньої схеми.

2. Також вихідний низький рівень попередньої схеми в даному випадку підвищується, оскільки приймає вхідний струм наступної схеми.

3. Вихідні рівні підключеної схеми співпадають з аналогічними значеннями схеми з навантаженням.

4. Напруги на базах керуючих транзисторів майже співпадають з розрахованими значеннями та значеннями, отриманими для одної схеми з навантаженням.

**Дослідження роботи БЕТ**

****

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Х1,Х2  (входи БЕТ) | Транзистор Q1 | | | Транзистор Q2 | | | Транзистор Q3 | | |
| Ib | Ie | Ic | Ib | Ie | Ic | Ib | Ie | Ic |
| **Н H** | 0,646 | 0,663 | -1,3 | 0,646 | 0,663 | -1,3 | 2,39 | -13,13 | 10,74 |
| **L H** | 0,711 | 0,732 | -1,44 | 0,760 | -2,18 | 1,42 | ≈0 | ≈0 | ≈0 |
| **L L** | 0,738 | -0,732 | -0,006 | 0,738 | -0,732 | -0,006 | ≈0 | ≈0 | ≈0 |

**Висновки:**

1. Вхідний струм на базах, колекторах та емітерах вхідних транзисторів співпадають, коли на вході маємо або два високих, або два низьких рівні. Коли на вхід подаються два низьких рівні, вхідні струми є більшими, ніж коли на вхід подаються два високих, що відповідає умові. У випадку коли лише на один вхід подається високий рівень, а на інший – низький, маємо максимальний вхідний струм на транзисторі, на який подається низький рівень, що також відповідає умові.

2. Коли на вході два високих рівні, струм на спільному колекторі БЕТ дорівнює сумі струмів на колекторах двох вхідних керуючих транзисторах. Цей струм подається на базу транзистора і відкриває його. У випадку, коли на вході маємо хоча б один низький рівень, транзистор знаходиться в стані відсічки, відповідно струми на базі, емітері і колекторі цього транзистора приблизно дорівнюють нулю.